

50G PAM4 技术白皮书





主要贡献单位



01 / 50G PAM4技术背景

1.1 什么是PAM4

PAM4是PAM(Pulse Amplitude Modulation, 脉冲幅度调制)调制技术的一种。PAM信号是继NRZ(Non-Return-to-Zero)后的热门信号传输技术,也是多阶调制技术的代表,当前已被广泛应用在高速信号互连领域。

NRZ和PAM4信号典型波形如下图所示。其中,右侧为NRZ和PAM4的光眼图对比,NRZ为单眼波形,PAM4为三眼波形(y轴方向存在3个眼状图形)。

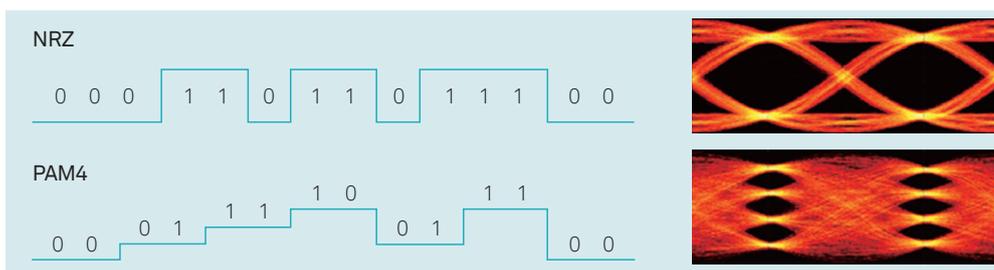


Figure 1-1 PAM4信号波形和眼图对比

NRZ与PAM4信号差异如下:

- » NRZ信号采用高、低两种信号电平表示数字逻辑信号的1、0,每个时钟周期可以传输1bit的逻辑信息。
- » PAM4信号采用4个不同的信号电平进行信号传输,每个时钟周期可以传输2bit的逻辑信息,即00、01、10、11。

因此,在同样波特率条件下,PAM4信号比特速率是NRZ信号的2倍,传输效率提高一倍,同时还可有效降低成本。因其高效的传输效率,IEEE以太网标准组802.3已确定在400GE/200GE/50GE接口中的物理层采用50Gbps/lane(简称50G) PAM4编码技术。





1.2 为什么需要PAM4

PAM4技术本质是一种更高效的调制技术，可以有效提升带宽利用效率。

1.2.1 5G承载，需要大带宽低成本解决方案

成本诉求

从4G至即将到来的5G，流量增长非常迅猛，但与此形成鲜明对照的是，运营商的收入依然以低速增长，两者的剪刀差越来越大。

如何缩小流量和收入的不平衡是运营商面临的一大痛点。如果可以解决此痛点，无疑会在5G解决方案竞争中获得优势。

最有效降低剪刀差的措施是降低成本。在移动承载网设备的成本构成中，光模块占比越来越大。如果可以有效降低光模块的成本，无疑会对降低整网设备成本起到至关重要的作用。

性能诉求

与前几代移动网络相比，5G网络的能力将有飞跃发展。例如，下行峰值数据速率可达20Gbps，而上行峰值数据速率可能超过10Gbps。在基础设施方面，运营商应该进行端到端的网络架构改造，构建从接入网、汇聚网到核心网的弹性架构，增强其基础设施的带宽扩展灵活性。

基于单通道50G PAM4技术的400GE/200GE/50GE可以很好适配5G对网络成本以及性能的诉求，构筑从接入、汇聚到核心网的最优解决方案。

1.2.2 利用高速发展的电领域技术加速光技术发展，突破大容量接口技术瓶颈

光电子技术是半导体技术一个分支。为了更好的

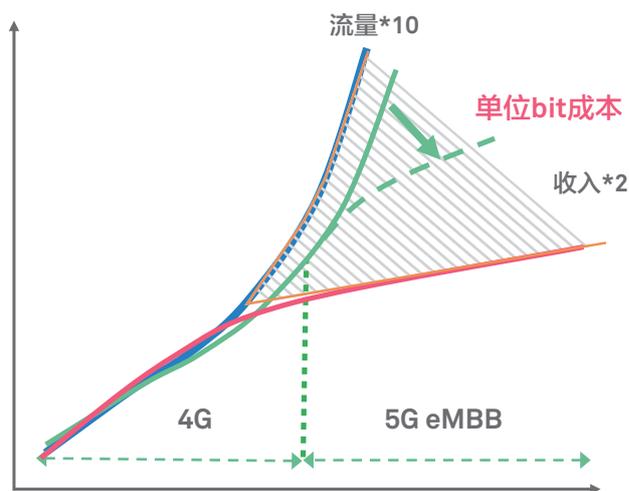


Figure 1-2 运营商收入和流量剪刀差

提升发光效率和性能，业界普遍采用III-V族元素化合物进行光芯片设计，与仅需要保证电气性能的CMOS工艺用纯硅有较大差异。

当前光技术发展已成为接口发展技术瓶颈。CMOS工艺经过几十年发展已经非常成熟，由于有海量应用以及N次迭代后优化的工艺。相比之下，III-V族发展速度已显著落后，受限产业规模，在工艺成熟度和标准化方面存在较大差距。当前，光技术发展速度已不能满足经典的摩尔定律要求，即每18个月性能翻倍。通信领域的光电子技术发展速度，当前需要24~36个月才能翻倍。

为了使光电子技术发展更快，出现了硅光技术等新的工艺技术，以及高阶调制等算法技术等手段加速。PAM4属于高阶调制技术的一种，可认为是利用电领域技术加速光技术发展的一个有效方法。

02 50G PAM4相关标准

2.1 PAM4相关标准历程

以太网技术从上世纪80年代问世以来，基本都在用NRZ的调制码型（曾经在100MBASE-T接口采用多阶调制码型）。在发展到100GE之后，以太网技术遇到了带宽提升瓶颈，主要原因是物理层技术在低成本驱动下面临挑战。

在400GE即802.3bs标准方案讨论时，有厂家提出采用PAM4技术作为NRZ的替代，用于物理层调制码型。

经过广泛讨论、技术分析以及论证，该方案最终获得通过。400GBASE-LR8/FR8成为首个光层采用PAM4技术的标准。IEEE随后又在200GE/50GE标准中，采用PAM4编码方案。

当前，400GE/200GE/50GE三种标准中都采用了26G波特率（因PAM4调制使对应比特率为53Gbps，简化为50Gbps或50G）PAM4调制技术，PAM4技术得到了进一步应用。下面分别介绍这几种标准进展。

2.2 400GE/200GE标准进展

IEEE 802.3bs标准基线完成于2015年初，最终完成标准的时间是2017年12月。

802.3bs覆盖了400GE/200GE两种以太网接口速率。其中400GE定义了LR8 (10km)/FR8 (2km)/DR4 (500m)/SR16 (100m)等PMD子层规格以及多种AUI电接口。LR8/FR8采用了50G PAM4技术，成为以太网标准中首个采用该技术接口标准，为PAM4技术开启广泛商用打开了大门。其中数字8代表了8lane，即由8个通道，每个通道50Gbps，组合成为400GE接口。

400GE/200GE的40km标准也在IEEE 802.3 Beyond 10km工作组中讨论。2018年3月200GE 40km通过Objective评审，意味着200GE 40km距离正式立项仅一步之遥。

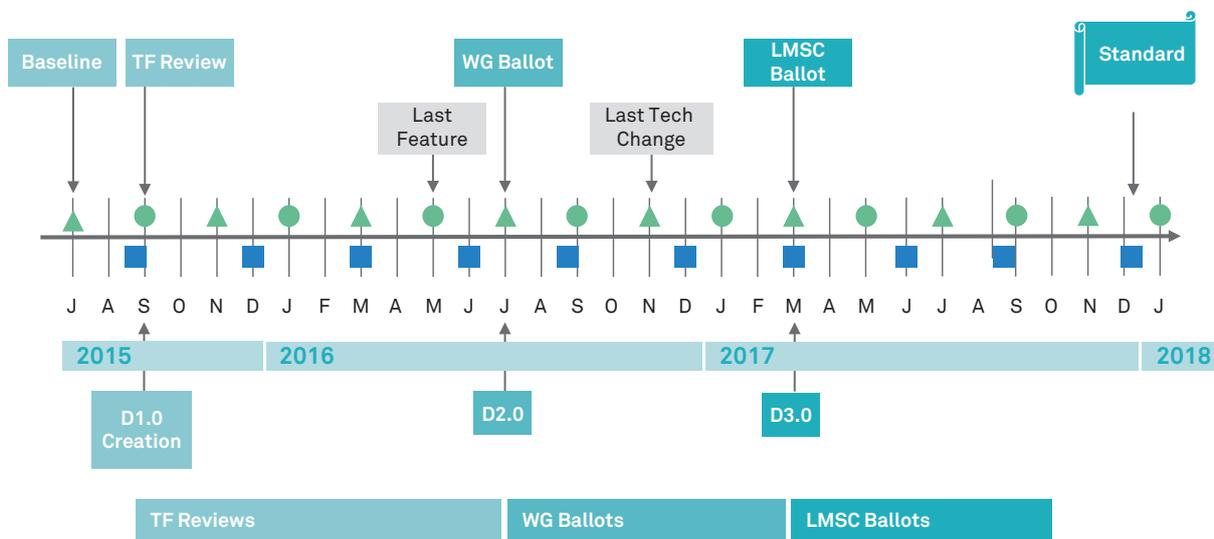


Figure 2-1 400GE/200GE标准Timeline



2.3 50GE 标准进展

IEEE 802.3cd标准基线完成于2016年9月。目前已经完成了Draft3.2，相比原计划提前了2个月，计划最终标准Release的时间是2018年9月。

802.3cd尽管还在制定中，但已经获得业界广泛关注。主要原因是50GE接口的市场需求已经先于标准启动，业界对50GE抱有强烈的期待，50GE标准整体节奏相比400GE/200GE也在加速。该标准覆盖了

50GBASE-LR/KR/SR PMD子层，所有PMD子层都采用了50G PAM4技术，50GE是PAM4技术应用最广泛的以太网接口速率。

50GE 40km标准同样在IEEE 802.3 Beyond 10km工作组中讨论。2018年1月，50GE 40km通过Objective的评审，并且获得了几乎全票通过，业界对50GE 40km标准认同度高度统一。

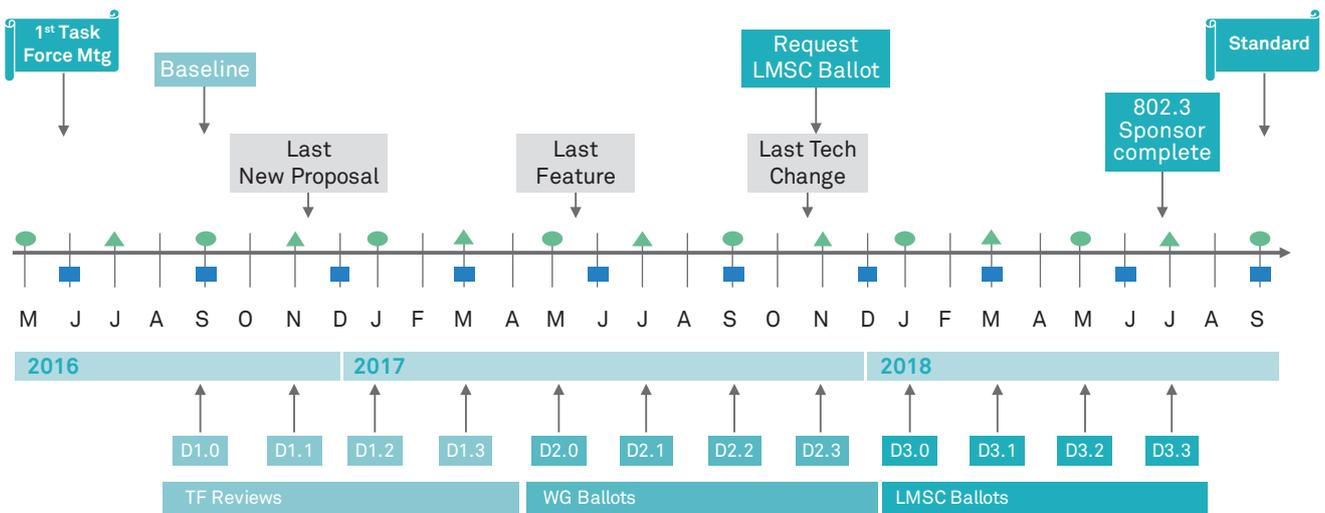


Figure 2-2 50GE标准Timeline

03 50G PAM4关键技术

3.1 介绍

基于50G PAM4技术的400GE/200GE/50GE，存在诸多关键技术以及挑战。在IEEE标准组织活动中，经过业界主流厂家共同努力，已经解决了这些问题。

基于IEEE标准框架下的50G PAM4应用，确保了安全可靠并且可以实现不同厂家互通。下面详细介绍这些技术细节。

3.2 400GE/200GE/50GE技术

IEEE802.3是以太网技术的标准系列，它规定了OSI网络参考模型的第一层(物理层)和第二层(数据链路层)的技术规范。

3.2.1 50GE技术

IEEE以太网标准组织已于2016年5月正式启动50GE标准项目。50GE整体架构和400GE/200GE基本相同，下面重点介绍50GE PMD子层技术基本情况。

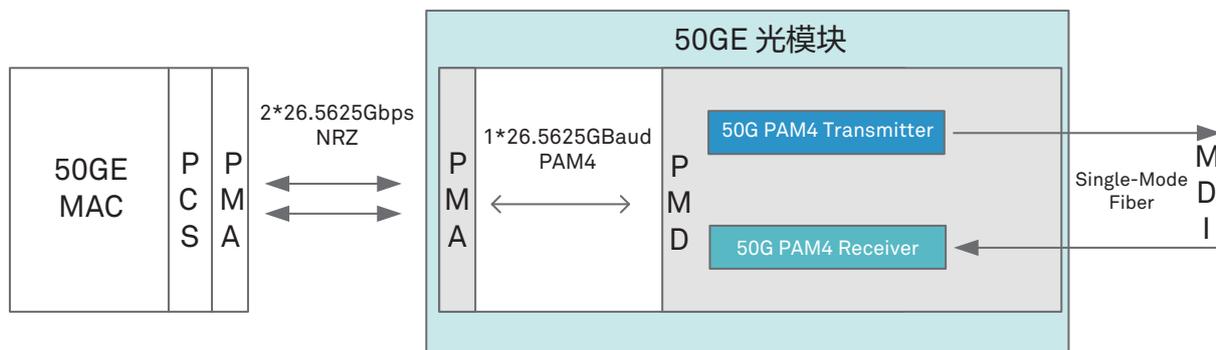


Figure 3-1 50GBASE-LR PMD架构



架构说明如下：

- » PCS(Physical Coding Sub-layer)子层负责对信号编/解码、加/去扰、Alignment插入/去除、排序处理和控制等，PCS还有一项重要功能是实现FEC(Forward Error Correction)。
- » PMA(Physical Medium Attachment Sub-layer)子层用来适配PCS和PMD子层，提供映射、复用解复用、时钟恢复等功能，可选提供环回、测试pattern等辅助诊断功能。
- » PMD(Physical Medium Dependent Sub-layer)子层负责和物理传输媒介的接口。一个以太网速率，存在多个不同的PMD子层，分别适配不同的物理接口，比如不同传输距离、不同媒介(光或电)等，PMD子层还负责对数据通道信号检测功能。
- » MDI(Medium Dependent Interface)即物理媒介，如光纤、电缆等。
- » 数据经过50GE MAC、PCS、PMA后，通过2*26.5625Gbps接口(50GAUI-2)送到50GE光模块(目前为QSFP28封装)，首先经过PMA子层进行速率和码型转换，从2 Lane转换为1 Lane，调制码型转换成为PAM4，速率为26.5625G波特率。
- » 经过PMA完成速率和码型转换，进入PMD子层。PMD子层进行电光和光电转换，分别由Transmitter发送机和Receiver接收机完成。
- » 发送方向，50GE只有一个通道，这个Transmitter发送机进行电光转换，送到一根光纤，即从PMD到达MDI层，物理媒介为单模光纤。
- » 接收方向，光纤直接把信号送到Receiver接收机上，进行光电转换，完成后送给PMA子层。

下面分别对发送机和接收机以及功率预算的关键指标进行解读。

Parameter	50GBASE-FR	50GBASE-LR	Unit
Signaling rate (range)	26.5625 ± 100 ppm		GBd
Modulation format	PAM4		-
Wavelengths (range)	1304.5 to 1317.5		nm
Side-mode suppression ratio (SMSR), (min)	30		dB
Average launch power (max)	3	4.2	dBm
Average launch power (min)	-4.1	-4.5	dBm
Outer Optical Modulation Amplitude (OMA _{outer}) (max)	2.8	4	dBm
Outer Optical Modulation Amplitude (OMA _{outer}) (min)	-2.5	-1.5	dBm
Launch power in OMA _{outer} minus TDECQ (min)	-3.9	-2.9	dBm
Transmitter and dispersion eye closure for PAM4 (TDECQ) (max)	3.2	3.4	dB
Average launch power of OFF transmitter (max)	-16		dBm
Extinction ratio (min)	3.5		dB
RIN17.10MA (max)	-132	-	dB/Hz

Figure 3-2 50GBASE-LR Transmitter发送机指标

Transmitter发送机关键指标解读如下:

- » Signaling Rate: 26.5625GBd, 即波特率 26.5625G。50GBASE-LR采用单个通道, 采用的KP4 FEC编码后的速率, 速率和400GBASE-LR8/200GBASE-LR4一致。
- » Average launch power: 定义单个Transmitter发送的最大和最小平均光功率。该指标主要用于参考, 不进行功率预算计算。
- » Outer Optical Modulation Amplitude: 定义单个Transmitter发送的最大和最小OMA光功率。IEEE对OMA(即光调制幅度)光功率更加看重, 因为其中包含了ER即消光比因素, 可以更恰当衡量发送机输出光功率是否满足标准要求。
- » Launch power in OMA minus TDECQ: 输出OMA光模块减去TDECQ后的最小值。该指标可用于计算功率预算。
- » Transmitter and dispersion eye closure for PAM4 (TDECQ): 每个通道的发送机、色散导致PAM4眼图闭合的代价。该指标主要用来衡量发送机的性能, 是否满足传输PAM4信号最基本要求。
- » Extinction ratio: 消光比也是重要发送机光指标。NRZ型号的消光比定义为信号1和信号0的平均光功率比值, PAM4信号则定义为信号3号信号0的平均光功率比值。

Description	50GBASE-FR	50GBASE-LR	Unit
Signaling rate (range)	26.5625 ± 100 ppm		GBd
Modulation format	PAM4		-
Wavelengths (range)	1304.5 to 1317.5		nm
Damage threshold	5.2	5.2	dBm
Average receive power (max)	3	4.2	dBm
Average receive power (min)	-8.1	-10.8	dBm
Receive power (OMA _{outer}) (max)	2.8	4	dBm
Receiver reflectance (max)	-26		dB
Receiver sensitivity (OMA _{outer}) (max)	Equation (139-1)	Equation (139-2)	dBm
Stressed receiver sensitivity (OMA _{outer}) (max)	-5.1	-6.4	dBm
Conditions of stressed receiver sensitivity test:			
Stressed eye closure for PAM4 (SECQ)	3.2	3.4	dB

Figure 3-3 50GBASE-LR receiver接收机指标

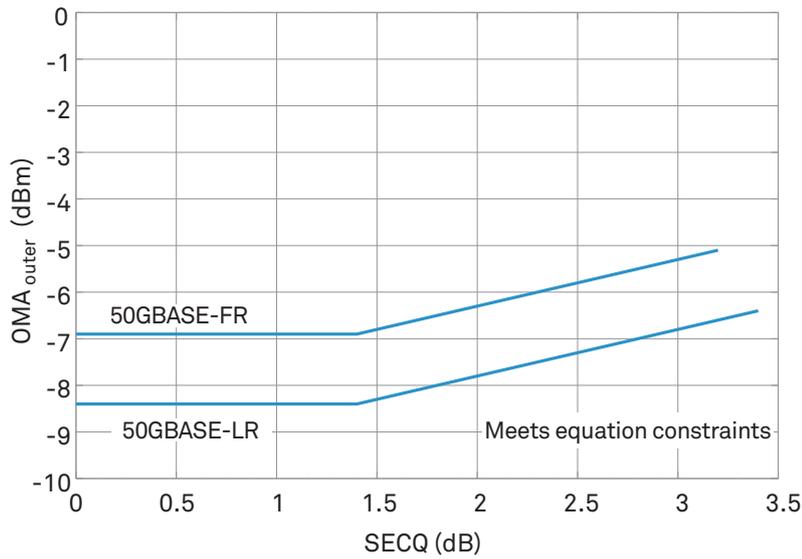


Figure 3-4 50GBASE-LR SECQ规格示意图

Receiver接收机关键指标解读如下：

- » Signaling Rate: 26.5625GBd, 即波特率 26.5625G, 同发送速率规格。
- » Average launch power: 定义单个Receiver接收机接收的最大和最小平均光功率。该指标主要用于参考, 不进行功率预算计算。
- » Receive power OMA: 定义单个Receiver接收机接收的最大和最小OMA光功率。
- » Receiver sensitivity OMA: 定义单个Receiver接收机接收的OMA灵敏度。本标准还在制定过

程中, 目前暂定参考上图指标图或参考下面的公式。SECQ (Stressed eye closure for PAM4) 值不同, 对应的OMA灵敏度最大规格也可不相同。

$$RS = \max(-6.9, SECQ-8.3) \text{ (dB)}$$

$$RS = \max(-8.4, SECQ-9.8) \text{ (dB)}$$

- » Stressed receiver sensitivity OMA: Stressed 灵敏度规格, 即加压力的灵敏度规格。

Parameter	50GBASE-FR	50GBASE-LR	Unit
Power budget (for maximum TDECQ)	7.6	10.3	dB
Operating distance	2	10	km
Channel insertion loss	4	6.3	dB
Maximum discrete reflectance	See 139.10.2.2	See 139.10.2.2	dB
Allocation for penalties (for maximum TDECQ)	3.6	4	dB
Additional insertion loss allowed	0	0	dB

Figure 3-5 50GBASE-LR功率预算规格

功率预算关键指标解读如下：

- » Power budget (for maximum TDECQ): 理论上的功率预算，即通道插损+TDECQ代价最大值+预留插损。该指标为理论数据，并不需要一定满足。
- » Channel insertion loss: 通道插损，即光纤以及光纤连接器引入的插损之和。IEEE目前定义50G LR场景，极限情况下是1304.5nm，按0.43dB/km计算，即 $0.43\text{dB/km} \times 10\text{km} = 4.3\text{dB}$ ，还有 $6.3 - 4.3 = 2\text{dB}$ 余量是给光纤连接、以及熔纤导致的插损，相比100GE，这部分余量是2dB，保持一致。
- » Receive power OMA: 定义单个Receiver接收的最大和最小OMA光功率。
- » Allocation for penalties (for maximum TDECQ): 定义最大TDECQ条件下的代价。作为参考，实际不需要测试或计算。
- » Additional insertion loss allowed: 额外余量规格，50GE/200GE/400GE均没有要求额外余量。
- » 功率预算计算说明：50GE功率预算计算有所调整，最低要求为Outer Optical Modulation Amplitude最小值 - OMA灵敏度 \geq 通道插损，即 $-1.5\text{dBm} - (-8.4\text{dBm}) = 6.9\text{dBm} > 6.3\text{dBm}$ 。主要原因是，SECQ已经作为TDECQ的替代，在接收机灵敏度规格体现，即接收机的灵敏度规格是在包含SECQ条件下的规格，即包含了SECQ代价，也等效于包含了TDECQ代价，所以不需要在发送端再考虑TDECQ代价。



50GE 40km功率预算预测如下表所示。

指标	50GBASE-LR	50GBASE-ER(预测)	单位	分析
Power Budget	10.3	20	dB	该指标为参考，并不需要实际度量。
Operating distance	10	40	km	
Insertion loss	6.3	18	dB	预计沿用100GE 40km规格，0.4dB/km，预留2dB给光纤连接器、熔纤等插损
Outer Optical Modulation Amplitude (OMA _{outer})(min)	-1.5	4.5	dBm	基于当前业界主流EML能力
Receiver sensitivity (OMA _{outer}) (max)	-8.4 (SECQ<1.4条件)	-13.5	dBm	基于当前业界主流25G APD能力
Allocation for penalties (for maximum TDECQ)	4	4	dB	考虑40km采用EML，应不高于10km规格
Additional insertion loss allowed	0	0	dB	无额外插损预留

50GE 40km标准刚立项，但确定会延续PAM4调制码型，只是针对关键指标进行调整，以满足40km传输距离要求。预计IEEE会沿用100GE时定义的18dB插损，发送OMA最小光功率与接收端OMA灵敏度的差值，应该大于等于18dB。

从目前业界主流方案规格初步分析，发送侧和接收端指标相比10km都需要大幅提升，预计发送侧的OMA光功率最小值会提升到+4.5dBm，接收端OMA灵敏度预计在-13.5dBm，这样可覆盖18dB插损要求（因为IEEE需要平衡各个厂家利益，最终指标还存在不确定性）。

3.2.2 400GE/200GE技术

400GE/200GE技术在架构上和50GE非常接近，不再详细说明，仅对其架构进行说明。

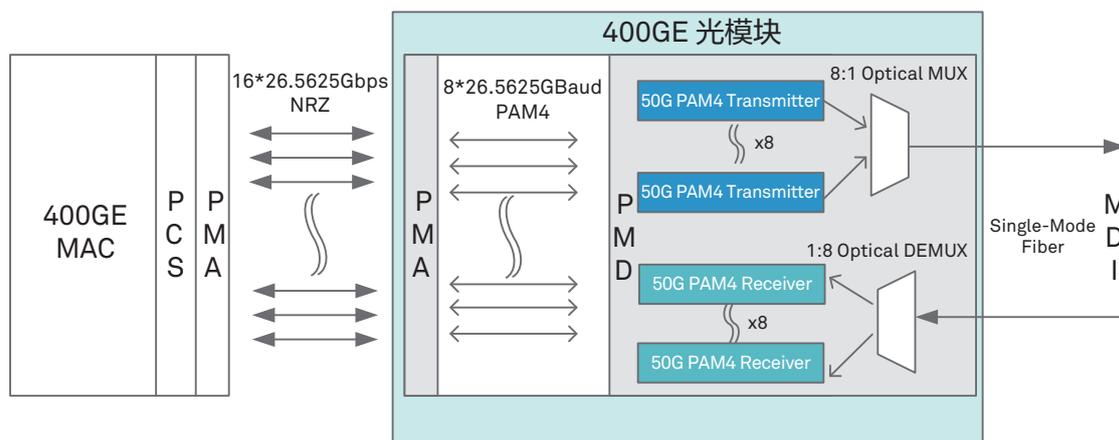


Figure 3-6 400GBASE-LR8 PMD架构图

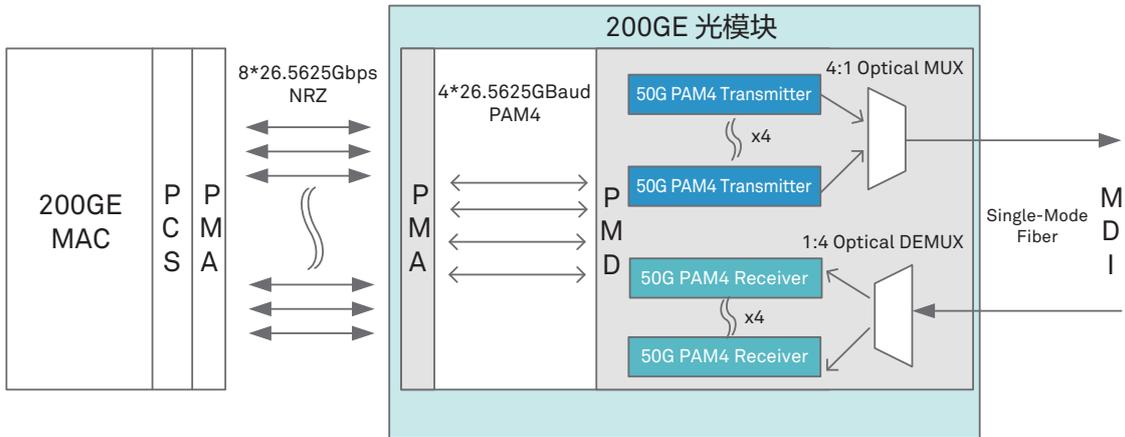


Figure 3-7 200GBASE-LR8 PMD架构图

400GE架构说明如下：

- » 数据经过400GE MAC、PCS、PMA后，通过 16*26.5625Gbps接口（400GAUI16）送到400GE光模块(当前为CFP8)，首先经过PMA子层进行速率和码型转换，从16 Lane转换为8 Lane，调制码型转换成为PAM4，速率为26.5625G波特率。
- » 经过PMA完成速率和码型转换，进入PMD子层。PMD子层进行电光和光电转换，分别由Transmitter发送机和Receiver接收机完成。
- » 发送方向，由8个Transmitter进行电光转换。每个Transmitter对应一个波长（参考波长规格）。Transmitter之后需要进行8个通道的光MUX，合波到一根光纤，即从PMD到达MDI子层，物理媒介为单模光纤。
- » 接收方向，光纤首先经过DEMUX，把光纤上合波的8个波长分波到8个Receiver接收机上，进行光电转换，完成后送给PMA子层。

200GE在架构上和400GE基本相同，仅仅是通道数量的区别。

3.3 基于50G PAM4光模块技术

基于50G PAM4光模块运用PAM4编码技术，每个采样周期的传输信息量提升了一倍，利用一对25G发射和接收器件实现50G传输速率，降低了模块的成本。

50G PAM4可有多种应用场景，除了单通道的50GE PAM4光模块，还有4通道的200GE光模块和8通道的400GE光模块。

3.3.1 模块功能简述

下面以单通道50G PAM4即50GE光模块为例，介绍模块功能。

50GE PAM4模块的原理如下图所示。

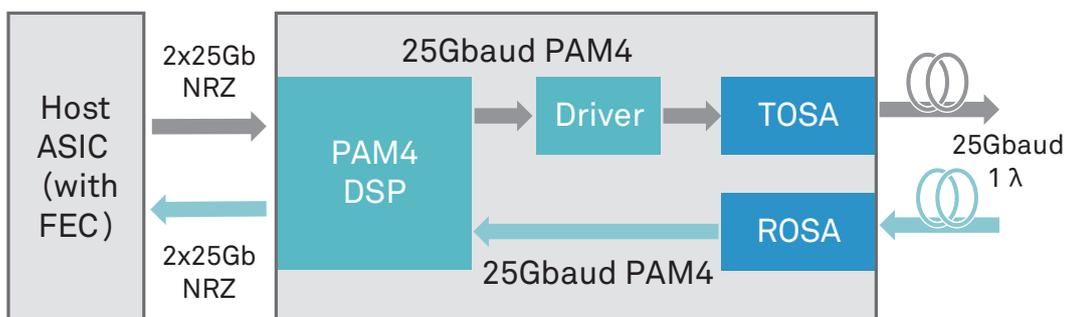


Figure 3-8 50G PAM4模块原理框图

原理说明如下：

- » 发射方向，PAM4编码芯片将2*25G NRZ信号转换为1*25GBaud PAM4信号。激光器驱动芯片将PAM4信号放大，驱动25G激光器将电信号转换为单波长25GBaud（50Gbps）光信号。
- » 接收方向，探测器将单波长25GBaud光信号转换为电信号，整形放大后输出至PAM4解码芯片接收端。PAM4解码芯片再将该信号转换为2*25G NRZ信号。

目前50GE PAM4模块的封装形式为QSFP28，光口类型为LC，使用单模光纤，传输距离为10km/40km，模块的最大功耗为4.5W。

3.3.2 光模块的规格指标

50G PAM4模块光口侧发射和接收端性能遵循IEEE 802.3bs和IEEE 802.3cd标准。

模块电接口为N*25G。以50GE光模块为例，两路电通道选取SFF-8436_MSA标准中定义的TX1/RX1，TX2/RX2信号。电口侧的性能符合CEI-28G-VSR LAUI-2规范。

基于单波长50G传输速率的模块目前有三种接口，50GE/200GE/400GE技术方案如下表所示。

Interface	Bandwidth	Electrical I/O	Optical I/O	Technology
50GBASE-LR/ER	50G	2*25G NRZ	1*50G PAM4	1*50G 1310nm PAM4, 1λ
200GBASE-LR4	200G	8*25G NRZ	4*50G PAM4	4*50G PAM4 Lan-WDM, 4λ
400GBASE-LR8	400G	16*25G NRZ	8*50G PAM4	8*50G PAM4 Lan-WDM, 8λ

3.3.3 PAM4模块技术方案

I. 光器件及驱动芯片

50G PAM4模块利用了业内成熟的25G光电芯片，实现低成本解决方案。

对于50GBASE-LR (10km)应用场景，发射部分采用TO封装非制冷DML光发射组件 (TOSA)。该方案具备技术成熟，低成本，低功耗、易于量产的优点。

DML线性激光器驱动器芯片可将输入的PAM4电压电信号，转换为可直接驱动激光器的电流信号，带宽高，输出驱动电流大，最大工作速率可达28Gbaud。接收端使用TO封装ROSA，器件内部集成了25G PIN和线性跨阻抗放大器芯片。



Figure 3-9 50GBASE-LR应用光器件方案

对于50GBASE-ER (40km)应用场景，发射部分采用BOX封装25G EML TOSA，器件内部集成了外腔调制DFB激光器，隔离器，监测二极管，热敏电阻，EML器件采用电压信号驱动，有线性域宽的优势，同时具备高消光比、高出光功率、低TDECQ的特点。

EML线性激光器驱动器芯片可将输入PAM4信号放大，输出给后级的EML激光器，驱动芯片带宽高，抖动小，输出增益可调，最大工作速率可达28Gbaud。接收端使用TO封装的APD ROSA，器件内部集成了25G APD和线性跨阻放大器芯片，该器件具备高灵敏度的特点，可满足40km长距离传输应用。



Figure 3-10 50GBASE-ER应用光器件方案

II. PAM4芯片

PAM4编解码芯片完成模块内部的NRZ信号和PAM4信号转换。在发射方向，可将单板输出的2*25G NRZ信号整形放大后转换为1*25GBaud PAM4信号。在接收方向，PAM4芯片通过ADC和DSP技术，可将1*25GBaud 信号解码成2*25G NRZ信号。

III. NRZ和PAM4模块方案差异

PAM4模块在光器件和电芯片上和NRZ模块有许多不同，以50G QSFP28 LR和25G SFP28 LR为例，区别如下表所示。

Module Type	TOSA	Driver	PD	TIA	IC
25G SFP28 LR(NRZ)	Uncooled DML TOSA	Limiting DML Driver	25G PIN	Limiting TIA	25G CDR
50G QSFP28 LR(PAM4)	Uncooled DML TOSA	Linear DML Driver	25G PIN	Linear TIA	PAM4 DSP

主要差异在激光器Driver芯片、TIA芯片和数据处理芯片上：

- » 由于PAM4编码有4种电平逻辑，所以模块内部的Driver和TIA芯片都具备线性输出功能，而NRZ模块使用限幅输出的方案即可。
- » PAM4模块需要使用DSP来完成50G PAM4和2*25G NRZ信号的转换，而NRZ模块只需要使用传统的CDR芯片即可完成数据传输。



3.4 PAM4相关测试介绍

PAM4相比传统的NRZ信号，从2阶变为4阶，眼图从单眼变成3眼。在承载bit效率方面虽然提升了1倍，但也引入了对噪声、线性度敏感的问题。下面重点介绍物理层测试方面技术。

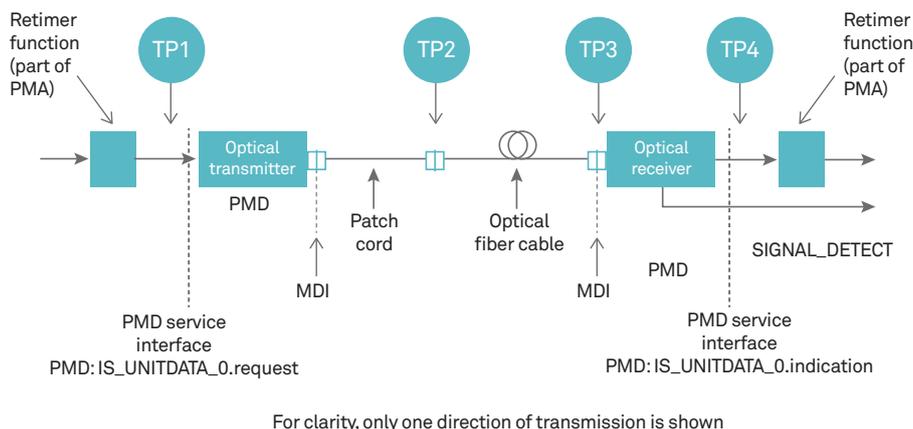


Figure 3-11 50GBASE-LR测试点示意图

IEEE针对链路模型各个测试点进行了定义。物理层测试主要覆盖电 (TP1/TP4) 光 (TP2/TP3) 部分测试。主流厂家中，Tek、Keysight均已经支持PAM4物理层测试功能。

3.4.1 眼图测试

IEEE定义PAM4光眼图测试是使用PRBS13Q的码型，主要测试指标是眼高和眼宽。

针对PAM4光信号，IEEE定义近端眼高是70mV，远端眼高是30mV，近端眼宽是0.265UI，远端眼宽是2UI。所谓近端和远端，近端主要是针对从光模块输出端，未经过长纤（对应TP2），远端则是指经过了长纤后（比如LR即10km长纤，对应TP3）的规格。在经过长纤后，因为光路端到端插损对信号的劣化，眼图指标均有所降低。

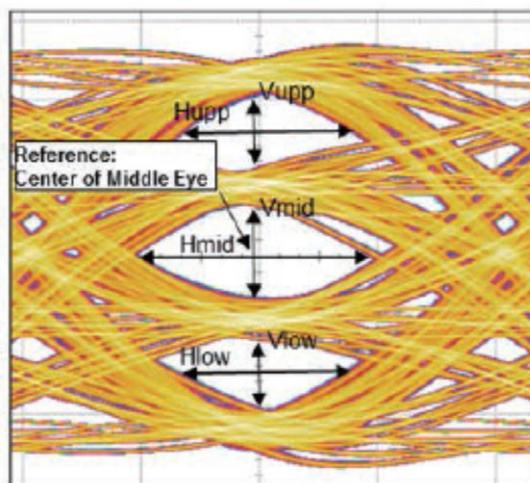


Figure 3-12 PAM4光眼图测试示例

3.4.2 抖动测试

抖动 (Jitter) 测试主要针对发送侧的输出抖动, 以及接收端的抖动容限, 测试原理和方案类似 NRZ 信号。IEEE 标准会针对 PAM4 信号的 12 种切换模式边沿, 分别做 RJ/PJ 的提取和分解算法, 目前还在制定中。

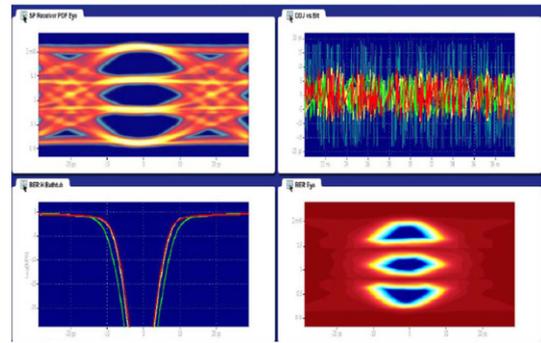


Figure 3-13 PAM4抖动测试示例

3.4.3 OMA光功率以及消光比测试

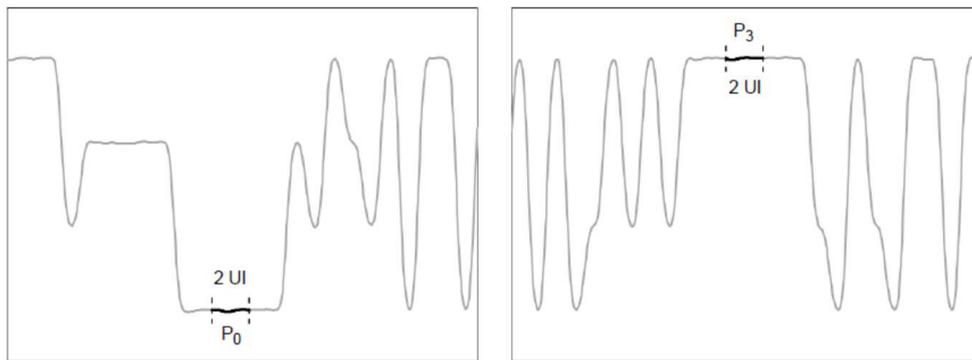


Figure 3-14 IEEE定义P3和P0示意图

消光比 ER (Extinction Ratio) 是光发射机特性评估非常重要的一个指标, 同时也是最困难的测试指标之一。简单来说, 消光比是指把电信号调制到光信号上之后, 激光器输出高电平和低电平时光功率的对数比值, 反映了激光器是否工作在最佳偏置点以及最佳调制效率区间。对于 PAM4 信号来说, 一方面对于线性度要求更高, 另一方面, 很多标准对该指标要求越来越严格, 消光比测试余量也越来越有限, 因此, 如何进行准确/可重复的消光比测试, 日益成为一个挑战。

传统的基于 NRZ 码型的消光比测试是在眼图模式下对高、低电平做统计并计算消光比的对数比值。而在 IEEE 标准里, 则是在发送 PRBS13Q 的码型下,

寻找连续的 7 个 ‘3’ 电平的中间两个 UI 时间宽度的平均功率作为高电平 (P3), 并寻找连续的 6 个 ‘0’ 电平的中间两个 UI 时间宽度的平均功率作低电平 (P0), 然后计算两个功率的对数比值, 参考上图。

光调制幅度 OMA_{outer} (Outer Optical Modulation Amplitude) 是另一个衡量激光器打开和关闭时功率差的指标, outer 为最外的意思, OMA_{outer} 定义为高电平和低电平时的功率差 (即 P3 - P0), P3 和 P0 定义参考上面的描述。

ER 和平均光功率都可以在主流的光示波器上读取, Tek、Keysight 都有成熟产品。OMA 光功率一般通过测试 ER 以及平均光功率换算出来, 目前支持直接读取 OMA 光功率的测试仪表不多。



3.4.4 转发性能测试

RFC2544定义了网络和设备的基准性能测试指标：吞吐量、延迟、丢包率。针对网络应用需求，基于50G PAM4 的50GE/200GE/400GE不同以太网速率，除了验证吞吐量、延迟、丢包率以外，还应增加RFC3393抖动测试。可参考下面的基本配置：

帧格式：以太网封装

帧长：64, 128, 256, 512, 1024, 1280, 1518字节

测试时间：60s

设备组网：Pair, Backbone, Full-mesh

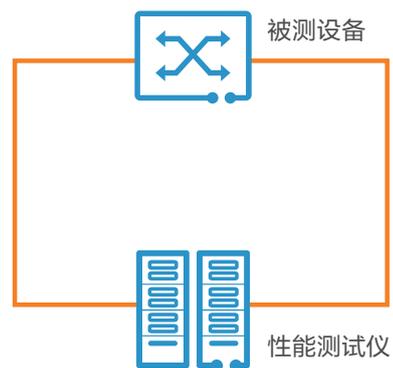


Figure 3-15 转发性能测试



04 应用场景

4.1 应用场景介绍

50G PAM4是未来以太网高速互连接口的技术方向，是ICT产业升级的推进器，具有非常广阔的市场应用前景。

4.2 面向5G移动承载网场景

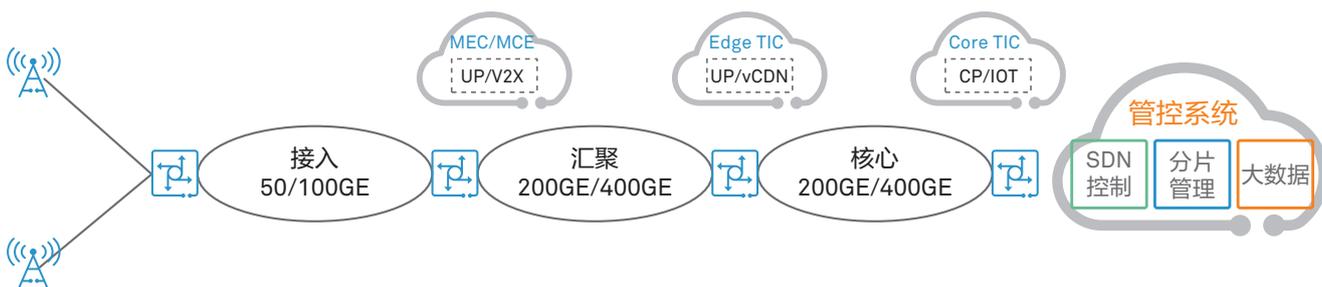


Figure 4-1 承载网架构图

5G主要满足三大愿景：eMBB，uRLLC，mMTC。其中eMBB目标支撑增强大带宽应用，包括4K、8K、AR/VR等视频应用。5G频谱效率相比4G提升3~5倍，5G的频谱宽度从100MHz起步，相比4G初期提升5倍，Sub6G的带宽相比4G提升15倍~25倍。5G高频频谱可达800MHz以上，容量进一步提升。

按照NGMN的带宽评估方法，5G承载的带宽在Sub6G部署阶段，承载网带宽演进到50GE/200GE。到高频阶段，端到端带宽演进到100GE/200GE/400GE。

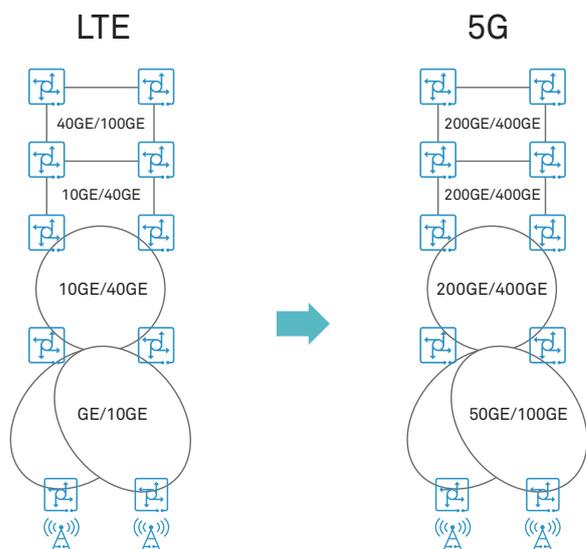


Figure 4-2 承载网方案演进示意图

4.3 城域固定网络场景

当前固定网络的主流接口是10GE/40GE，随着高清、4K、8K、VA/AR的高速发展，固定网络很快将升级到50GE/200GE/400GE。

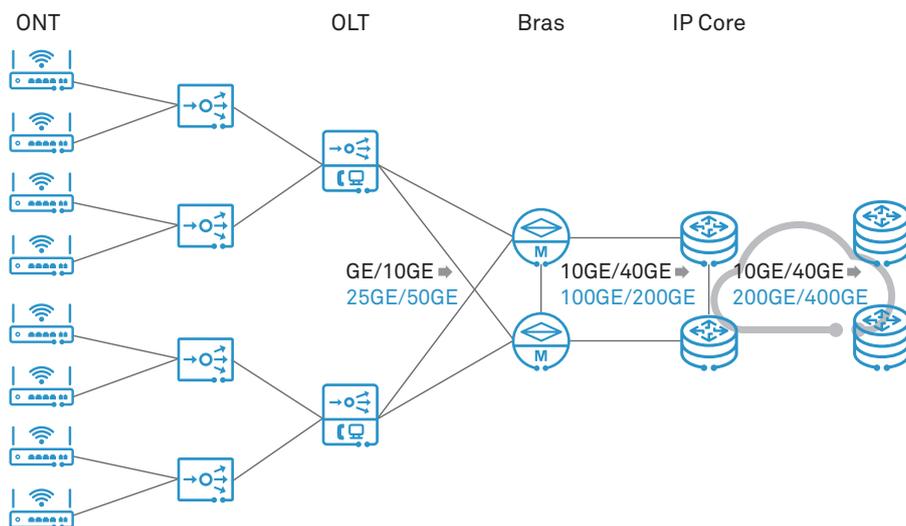


Figure 4-3 城域固定网络架构图

4.4 数据中心DCI或DCN场景

数据中心高速发展，推动服务器以及DCN、DCI业务接口的快速升级，从当前的10GE/40GE快速升级到50GE/200GE/400GE。50G PAM4产业链支撑数据中心的快速发展。

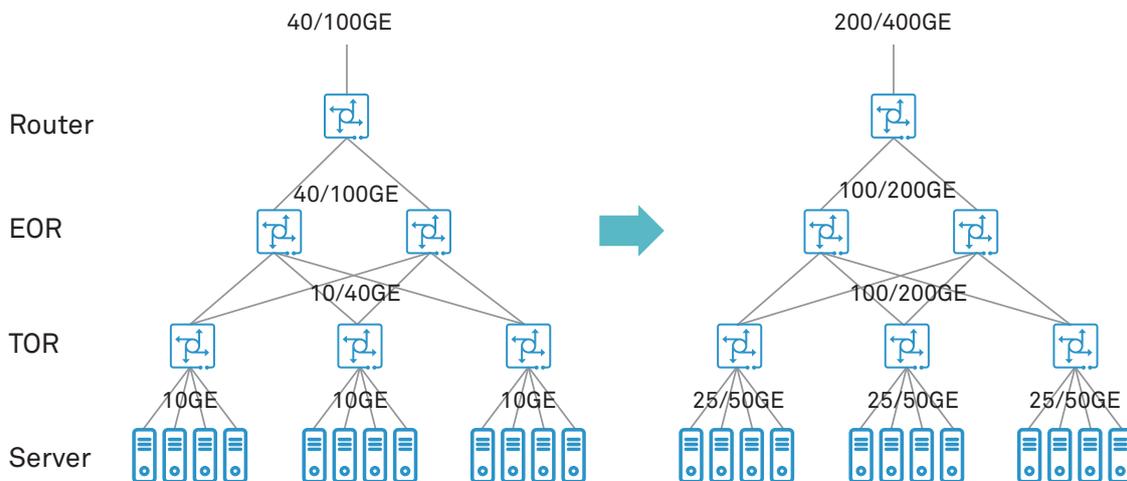


Figure 4-4 DCN架构演进示意图

4.5 平安城市视频回传场景

随着近年来网络化、数字化、智能化的普及，安防视频监控数据得到爆炸性的增长，当今社会的安全保障需求不断的推动着视频监控技术进入了各行各业。国家政府对视频大数据应用愈发重视，已经逐渐成为国家的基础性战略资源，到2020年，重点公共区域视频监控联网率达到100%。支队站点接入摄像头规模从500到2000不等，区/县下设若干支队。

摄像头带宽按照8M计算，支队到区县带宽在10G~30G，区县到地市在20G~60G。50GE以上速率可以有效匹配视频回传的普遍需求。

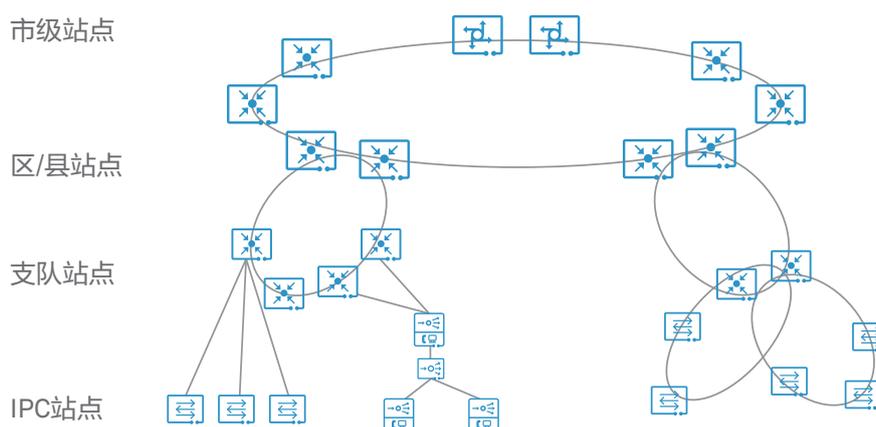


Figure 4-5 视频回传组网示意图

4.6 服务器上行接口场景

随着数据中心的加速发展，数据中心服务器网络接口速率已经从最初的10GE接口速率发展到当前25GE接口速率，未来将进一步演进到50GE。目前X86芯片已经具备超过50G速率的接口能力，业界开始出现一系列支持50GE接口速率的配套网络控制器芯片，数据中心服务器已经具备条件升级到50GE网络接口速率。

PCI Express	Line	原始	带宽(带宽)			
版本	编码	传输率	× 1	× 4	× 8	× 16
1	8b/10b	2.5 GT/s	2	8	16	32
2	8b/10b	5 GT/s	4	16	32	64
3	128b/130b	8 GT/s	7.87	31.50	63.01	126.03
4	128b/130b	16 GT/s	15.75	63.01	126.03	252.06

4.7 板间/板内互连场景

高速Serdes接口是芯片容量演进的基础。在封装约束前提下，芯片接口速率与芯片容量成正比关系。无论板内或板间，芯片支持50G PAM4 Serdes越来越普遍，推动ICT产业升级。50G PAM4逐步走向大众化、平台化，成为未来ICT行业的基础技术。

05 / 总结

基于50G PAM4技术的50GE/200GE/400GE，必将成为下一代以太网的基础速率。随着50G PAM4生态系统日趋完善，其性价比优势进一步凸显，未来具备非常广阔的市场空间。



A 缩略语

50GAUI-2	50 Gb/s Attachment Unit Interface	50G适配单元接口
AUI	Attachment Unit Interface	附接单元接口
ASIC	Application Specific Integrated Circuit	专用集成电路
CDAUI	400 Gb/s Attachment Unit Interface	400G适配单元接口
CFP	C Form-factor Pluggable	100G可插拔光模块
CMOS	Complementary Metal Oxide Semiconductor	互补金属氧化物半导体
DSP	Digital Signal Processing	数字信号处理
ER	Extinction Ratio	消光比
FEC	Forward Error Correction	前向纠错
IP	Internet Protocol	互联网协议
IEEE	Institute of Electrical and Electronics Engineer	电气电子工程师学会
MAC	Medium Access Control	介质访问控制
MDI	Medium Dependent Interface	媒介依赖接口
NRZ	Non-Return-to-Zero	不归零
OMA	Optical Modulation Amplitude	光调制幅度
PAM	Pulse Amplitude Modulation	脉冲幅度调制
PAM4	Pulse Amplitude Modulation 4	四阶脉冲幅度调制
PCS	Physical Coding Sub-layer	物理编码子层
PMA	Physical Medium Attachment Sub-layer	物理媒体附接子层
PMD	Physical Medium Dependent Sub-layer	物理媒介相关子层
QSFP28	Quad Small Formfactor Pluggable 28Gbps	四路28G小封装可插拔模块



免责声明

本文档可能含有预测信息，包括但不限于有关未来的财务、运营、产品系列、新技术等信息。由于实践中存在很多不确定因素，可能导致实际结果与预测信息有很大的差别。因此，本文档信息仅供参考，不构成任何要约或承诺。